



Title of the Prior Art

Japanese Published Patent Application No. Sho.63-259700

Date of Publication: October 26, 1988

Name of the Applicant: Sanyo Electric Co., Ltd.

Concise Statement of Relevancy

Translation of Page 2, the Upper Right Column Lines 6 - 19

Measures to solve the problems

The recording control circuit of the present invention comprises an ADPCM analysis/synthesis circuit for performing audio analysis and audio synthesis in ADPCM system; a semiconductor memory circuit which is made attachable/detachable to/from the main body; an address control circuit for controlling the operation of writing the digital signal outputted from the ADPCM analysis/synthesis circuit into the semiconductor memory, the operation of reading signals stored in the semiconductor memory, and the operation of writing the index data into the semiconductor memory; and a control circuit for controlling the operations of the semiconductor memory circuit and the address control circuit in accordance with manipulations for recording, for reproduction, and for fast forwarding.

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

昭63-259700

⑮ Int.Cl.⁴

G 10 L 9/18
G 11 C 27/00

識別記号

庁内整理番号

G-8622-5D
C-7208-5B

⑬ 公開 昭和63年(1988)10月26日

審査請求 未請求 発明の数 1 (全 8 頁)

⑭ 発明の名称 音声録音再生装置の録音制御回路

⑯ 特 願 昭62-95582

⑰ 出 願 昭62(1987)4月17日

⑱ 発 明 者 井 上 修 二 大阪府守口市京阪本通2丁目18番地 三洋電機株式会社内
⑲ 発 明 者 小 林 明 久 大阪府守口市京阪本通2丁目18番地 三洋電機株式会社内
⑳ 出 願 人 三 洋 電 機 株 式 会 社 大阪府守口市京阪本通2丁目18番地
㉑ 代 理 人 弁 理 士 西 野 卓 嗣 外 1 名

明 細 書

1. 発明の名称

音声録音再生装置の録音制御回路

2. 特許請求の範囲

(1) マイクロフォンより得られる録音信号をデジタル信号に変換し本体に対して着脱可能にされた半導体メモリー回路に記憶すると共に再生動作時該半導体メモリー回路に記憶されている信号を読出した後アナログ信号に変換しスピーカーにて放音するように構成された音声録音再生装置において、録音及び再生動作時ADPCM方式にて音声分析及び音声合成を行なうADPCM分析合成回路と、該ADPCM分析合成回路より出力されるデジタル信号の前記半導体メモリー回路への書き込み動作、該半導体メモリー回路に記憶されている信号の読出し動作及び該半導体メモリー回路へのインデックスデータの書き込み動作を制御するアドレス制御回路と、録音操作、再生操作及び高速送り操作に応じて前記ADPCM分析合成回路、半導体メモリー回路及びアドレス制御回路

の動作を制御する制御回路とより成り、録音動作が行なわれているとき半導体メモリー回路の録音終了位置をインデックスデータとして書き込むと共に該半導体メモリー回路の本体への装着後又は電源供給後に他の動作を行なうことなく録音操作が行なわれたとき前記インデックスデータに基く前記録音終了位置より録音動作を開始するようにしたことを特徴とする音声録音再生装置の録音制御回路。

3. 発明の詳細な説明

(イ) 産業上の利用分野

本発明は、マイクロフォンより得られる録音信号をデジタル信号に変換して半導体メモリー回路に記憶すると共に再生動作時半導体メモリー回路に記憶されている信号を読出した後アナログ信号に変換してスピーカーにて放音するようにした音声録音再生装置に関する。

(ロ) 従来の技術

音声を録音再生する装置としてカセットテープと呼ばれる磁気テープを使用するカセット式テー

ブレコーダーが普及している。斯かるカセット式テープレコーダーのように音声信号を録音する手段として磁気テープを使用する装置は、長時間の録音動作を行なうことが出来るという利点を有するものの装置を小型化することが困難であると共に磁気テープを走行駆動せしめる機構を必要とするため故障率が高いという問題がある。斯かる点を改良した装置として音声信号をデジタル信号に変換して半導体メモリーに記憶すると共に再生動作時半導体メモリーに記憶されている信号を読出した後アナログ信号に変換してスピーカーにて放音するようにされた技術が開発されており、斯かる技術としては例えば実開昭62-22800号公報に開示されたものがある。

(ハ) 発明が解決しようとする問題点

前述した公報に開示されている技術は、音声信号を録音する手段として半導体メモリーを使用しているためテープレコーダーのような駆動機構が不用となり、装置の小型化及び故障率を下げる事が出来るという利点を有している。しかしなが

ら斯かる装置では、アドレスを指定した後録音操作を行なう必要があるため操作性が悪いという問題を有している。本発明は、斯かる点を改良した音声録音再生装置を提供しようとするものである。

(ニ) 問題点を解決するための手段

本発明の録音制御回路は、録音及び再生動作時ADPCM方式にて音声分析及び音声合成を行なうADPCM分析合成回路と、本体に対して着脱可能にされた半導体メモリー回路と、前記ADPCM分析合成回路より出力されるデジタル信号の前記半導体メモリー回路への書き込み動作、該半導体メモリー回路に記憶されている信号の読出し動作及び該半導体メモリー回路へのインデックスデータの書き込み動作を制御するアドレス制御回路と、録音操作、再生操作及び高速送り操作に応じて前記ADPCM分析合成回路、半導体メモリー回路及びアドレス制御回路の動作を制御する制御回路とより構成されている。

(*) 作 用

本発明は、録音動作が行なわれているときメモリーの使用位置である録音終了位置を半導体メモリー回路にインデックスデータとして書き込むと共に該半導体メモリー回路の本体への装着後又は電源供給後に他の動作を行なうことなく録音操作が行なわれたとき前記録音終了位置より録音動作を開始させるようにしたものである。

(ハ) 実 施 例

第1図に示した回路は、本発明の一実施例、第2図は本発明の動作を説明するための図、第3図は表示器の一実施例である。第1図に示した回路において、(1)は録音動作時動作状態になると共に音声信号を電気信号に変換するマイクロフォン、(2)は該マイクロフォン(1)によって電気信号に変換された録音信号が入力されると共に該信号を増幅する録音用増幅回路、(3)は該録音用増幅回路(2)によって増幅された録音信号が入力されると共に不要な高域信号を遮断するローパスフィルターである。(4)は前記ローパスフィルター(3)を通過したアナログ信号をデジタル信号に変換

するA-D変換器、(5)はADPCM即ち適応差分パルス符号変調と呼ばれる方式にてデジタル処理するADPCM分析合成回路、(6)は前記ADPCM分析合成回路(5)によって処理されたデジタル信号をアナログ信号に変換するD-A変換器、(7)は該D-A変換器(6)によってアナログ信号に変換された再生信号が入力されると共に不要な高域信号を遮断するローパスフィルター、(8)は該ローパスフィルター(7)を通過した再生信号が入力されると共に該信号を増幅する再生用増幅回路、(9)は該再生用増幅回路(8)によって増幅された信号が印加されると共に該信号を放音するスピーカーである。(10)は前記ADPCM分析合成回路(5)の音声分析動作及び音声合成動作を制御する制御部、(11)は後述する外部の回路と前記制御部(10)及びADPCM分析合成回路(5)との間の信号の入出力動作を制御するデータI/Oバッファ回路である。斯かる回路において、A-D変換器(4)、ADPCM分析合成回路(5)、D-A変換器(6)、制御部(10)及びデータI/Oバッファ回路

(11)は音声処理回路(12)を構成しているが、斯かる回路は例えば沖電気工業株式会社製のLSI「MSM6258」等を使用すれば良くその詳細は省略する。(19)は前記音声処理回路(12)を構成するデータI/Oバッファ回路(11)より出力されるデジタル信号を記憶すると共にメモリーの消費時間がインデックスデータとして書込まれる半導体メモリーであるRAM、(14)は前記RAM(13)の信号の書き込み動作、読出し動作及びインデックスデータの書き込み動作を制御するアドレス制御回路であり、前記RAM(13)と共にカード式の容器(15)内に組込まれている。該容器(15)は音声録音再生装置の本体に対して着脱可能にされていると共にその内部には前記RAM(13)の記憶動作を保持するバックアップ用の電池(図示せず)が組込まれている。(16)は前記音声処理回路(12)、RAM(13)及びアドレス制御回路(14)等の動作を制御する制御回路である。(17)は録音操作によって押圧閉成される録音用操作スイッチであり、該録音用操作スイッチ(17)が閉成されると前記RAM(1

3)への音声信号の記憶動作が行なわれる。(18)は再生操作によって押圧閉成される再生用操作スイッチであり、該再生用操作スイッチ(18)が閉成されると前記RAM(13)に記憶されている信号の読出し再生動作が行なわれる。(19)、(20)及び(21)は、早送り操作、巻戻し操作及び停止操作時押圧閉成される早送り用操作スイッチ、巻戻し用操作スイッチ及び停止用操作スイッチである。(22)は時計回路、(23)は該時計回路(22)より出力される時計用表示信号と前記制御回路(16)より出力される表示用信号とを選択する表示選択回路、(24)は該表示選択回路(23)によって選択された表示信号に基いて表示器(25)を駆動する駆動回路である。(26)は前記表示器(25)に表示される内容を選択的に切替える表示選択用スイッチであり、押圧閉成される毎に表示器(25)に表示される内容を時計表示→カウンター表示→残量時間表示→消費時間表示→時計表示の順に切替える作用を有している。(27)は時計回路(22)の時刻を修正する場合に操作される修正用操作スイッチ、(28)はカウ

ンター表示が行なわれているとき押圧閉成されるとカウント値を零にリセットするリセット用操作スイッチである。(29)は音声録音再生装置の本体に組込まれている電池、(30)は電源スイッチであり、閉成状態にあるとき前記制御回路(16)等に前記電池(29)からの電源を供給する作用を有している。また時計回路(22)、該時計回路(22)より出力される信号による表示器(25)への時刻表示を行なうための回路には前記電源スイッチ(30)の開閉動作に関係なく電池(29)からの電源が供給されるように構成されている。

以上の如く本発明は構成されており、次に動作について説明する。前記音声処理回路(12)におけるサンプリング周波数を8KHz、量子化ビット数を4とするとビットレートは32Kビット/秒になり、RAM(13)の容量が4Mビットの場合には約128秒間記憶させることが出来る。そして、本発明ではADPCM分析合成回路(5)による音声分析合成処理及びその処理に伴うRAM(13)への書き込み動作は、250ミリ秒毎のフレーズに区

切って行なわれる。即ち音声処理回路(12)に組込まれている制御部(10)より出力される開始信号によってADPCM分析合成回路(5)による分析合成動作が開始されると共に250ミリ秒後に該制御部(10)より出力される停止信号によって音声分析合成動作が停止する。そして、RAM(13)への信号の書き込み動作時即ち録音動作時には、前述した250ミリ秒間にADPCM分析合成回路(5)によって分析処理された信号がデータI/Oバッファ回路(11)を通してRAM(13)に出力されると共にアドレス制御回路(14)の制御動作によって該RAM(13)にアドレスを指定されながら書込まれる。また、RAM(13)からの信号の読出し動作時即ち再生動作時には、前述した250ミリ秒間に前記ADPCM分析合成回路(5)によって合成処理された信号がD-A変換器(8)に入力されてアナログ信号に変換される。このように音声処理回路(12)及びアドレス制御回路(14)によるRAM(13)の制御動作は行なわれるが、次に本実施例における各動作について第2図を参照して説明する。

使用者が電源スイッチ(29)を開成した後録音操作をすると録音増幅回路(2)に電源が供給されると共に録音用操作スイッチ(17)が押圧閉成され、制御回路(16)による録音のための制御動作が行なわれる。マイクロフォン(1)によって電気信号に変換された録音信号は、録音増幅回路(2)に入力されて増幅された後ローパスフィルター(3)を通して音声処理回路(12)に入力される。該音声処理回路(12)に入力された録音信号は、A-D変換器(4)によってデジタル信号に変換されると共にA D P C M分析合成回路(5)による分析動作が前述したように250ミリ秒間ずつ行なわれる。また前記A D P C M分析合成回路(5)により分析処理された信号は、データI/Oバッファ回路(11)を通してRAM(13)に出力されアドレス制御回路(14)の制御動作によってRAM(13)に書込まれる。そして、録音動作が行なわれている間前述したA D P C M分析合成回路(5)による分析動作及びRAM(13)への書込み動作が停止操作が行なわれるまで、又はRAM(13)の容量が無くなるまで

電源スイッチ(30)を開放せしめると制御回路(16)等への電源供給が断たれるがRAM(13)に書込まれた信号及びデータはバックアップ用の電池によって保持される。斯様にして音声信号が録音されたRAM(13)を本体に装着した後電源スイッチ(30)を開成すると前述したように制御回路(16)等に電源が供給されると共に該制御回路(16)によってRAM(13)に書込まれているインデックスデータが読出される。そして、斯かる状態にあるときに録音操作をすると前述した録音動作が開始されるが、RAM(13)への音声信号の書込み動作は、前述した録音終了位置の次のフレーズであるフレーズ(ニ)より行なわれる。即ち電源スイッチ(30)を開成した後録音操作をすればそれまで書込まれていたメモリー部に就いて音声信号の書込み動作が行なわれることになる。

以上の如く本実施例における録音動作は行なわれるが次に再生動作について説明する。RAM(13)を装着した後電源スイッチ(30)を開成すると制御回路(16)等に電源が供給されると共に該制御回

路(16)によってRAM(13)に書込まれているインデックスデータが読出される。例えば録音動作によって第2図(a)に示すフレーズ(イ)から(*)まで音声信号が書込まれたRAM(13)を装着した場合には制御回路(16)によってフレーズ(*)の位置まで音声信号が書込まれていることが認識される。斯かる状態において、再生操作をすると再生増幅回路(8)に電源が供給されると共に再生用操作スイッチ(18)が押圧閉成され制御回路(16)による再生のための制御動作が行なわれる。しかしながら斯かる再生動作は前述したフレーズ(*)の次から開始されるが、その位置には音声信号が書込まれていないため後述する巻戻し動作を行なった後再生操作を行なうことになる。例えばフレーズ(イ)の位置まで巻戻した後再生操作を行なうことになる。RAM(13)に記憶されていた信号は、アドレス制御回路(14)による制御動作によって読出されると共にデータI/Oバッファ回路(11)を通してA D P C M分析合成回路(5)に入力される。前記A D P C M分析合成回路(5)に入力されたデ

ィ

デジタル信号は、該ADPCM分析合成回路(5)によって250ミリ秒間ずつ合成処理された後D-A変換器(6)に印加されてアナログ信号に変換される。前記D-A変換器(6)によってアナログ信号に変換された信号は、ローパスフィルター(7)を通して再生用増幅回路(8)に入力されて増幅された後スピーカ(9)によって放音される。そして、再生動作が行なわれている間前記RAM(13)からの読出し動作及びADPCM分析合成回路(5)による合成動作が停止操作が行なわれるまで又はRAM(13)の容量が無くなるまで繰返し行なわれることになる。第2図(b)は斯かる再生動作を示すものであり、前述した録音動作によって記憶されたフレーズ(イ)、(ロ)、(ハ)……に従ってADPCM分析合成回路(5)による音声合成処理動作が行なわれて再生動作が行なわれる。各フレーズの(A)点でADPCM分析合成回路(5)による合成動作が開始され、(B)点で合成動作が停止するが、その(A)～(B)間が250ミリ秒である。

以上の如く録音動作及び再生動作は行なわれる

の動作について説明する。巻戻し操作をすると巻戻し用操作スイッチ(20)が閉成されると共に再生用増幅回路(8)に電源が供給される。前記巻戻し用操作スイッチ(20)が閉成されると制御回路(16)による制御動作によってRAM(13)からの信号の読出し動作及びADPCM分析合成回路(5)による合成動作が第2図(d)に示すように行なわれる。同図より明らかなように録音動作時分析処理された各フレーズの中の冒頭部(A)～(C)間のみ読出し及び合成処理動作が行なわれてスピーカ(9)より放音されるが、その読出し動作が行なわれるフレーズの順番は録音動作時の方向に対して反対方向になる。斯かる(A)～(C)間を各フレーズ即ち(A)～(B)間の1/4即ち62.5ミリ秒に設定すると前述した再生動作時に比較して4倍のスピードで巻戻し再生されることになるが、テープレコーダーと異なりスピーカ(9)より放音される信号の周波数が高くなるだけでなく言葉となって放音されるため再生される信号を断片的ではあるが聞き取ることが出来る。前述した早送り

が、次に早送り操作及び巻戻し操作を行なった場合の動作について説明する。早送り操作をすると早送り用操作スイッチ(19)が閉成されると共に再生用増幅回路(8)に電源が供給される。前記早送り用操作スイッチ(19)が閉成されると制御回路(16)による制御動作によってRAM(13)からの信号の読出し動作及びADPCM分析合成回路(5)による合成動作が第2図(c)に示すように行なわれる。同図より明らかなように録音動作時分析処理された各フレーズの中の冒頭部(A)～(C)間のみ読出し及び合成処理動作が行なわれてスピーカ(9)より放音される。斯かる(A)～(C)間を各フレーズ即ち(A)～(B)間の1/4即ち62.5ミリ秒に設定すると前述した再生動作時に比較して4倍のスピードにて再生されることになるが、テープレコーダーと異なりスピーカ(9)より放音される信号の周波数は高くなることはないので再生される信号を断片的ではあるが聞き取ることが出来る。このように早送り操作を行なった場合の動作は行なわれるが、次に巻戻し操作を行なった場合

動作及び巻戻し動作を行なうことによって再生動作位置や録音動作位置を探し出すことが出来る。また、早送り動作状態及び巻戻し動作状態にあるときに停止用操作スイッチ(21)を押圧閉成せしめれば停止状態に切換えることが出来る。

以上の如く本実施例における各動作は行なわれるが、次に表示動作について第3図を参照して説明する。第3図は表示器(25)として液晶を使用したものであり、まず時計表示動作について説明する。斯かる表示動作は、表示選択用スイッチ(26)を操作することによって行なわれるが、時計表示状態になると時計と印刷されている位置に対応して設けられている表示部(31)が動作状態になる。斯かる時計表示動作状態になると午前表示部(32)、午後表示部(33)、時を表示する第1表示部(34)、分を表示する第2表示部(35)そして1秒毎に点滅するコロン部(36)が動作状態になって時刻を表示する。斯かる状態にあるとき時計回路(22)からの信号が表示選択回路(23)を通して駆動回路(24)に入力され、該駆動回路(24)による駆動動作に

よって時刻が前記表示器(25)に表示される。また斯かる状態にあるとき修正用操作スイッチ(27)を操作することによって時刻を修正することが出来る。このように時計としての表示動作は行なわれるが、次にその他の表示動作について説明する。録音操作及び再生操作を行なうと前述した録音動作及び再生動作が行なわれるが、斯かる状態にあるとき録音表示部(37)及び再生表示部(38)が動作状態になって各動作が行なわれていることを表示する。斯かる録音動作及び再生動作状態にあるときに表示選択用スイッチ(26)を操作してカウンタ表示を行なう状態にするとカウンタと印刷されている位置に対応して設けられている表示部(39)が動作状態になる。そして、斯かるカウンタ表示動作を行なう状態にあるとき第1表示部(34)及び第2表示部(35)を構成する数字表示素子がカウント値を表示することになる。斯かるカウンタ表示動作状態にあるとき制御回路(16)より出力されるカウント用信号が表示選択回路(23)を通して駆動回路(24)に入力され、該駆動回路(24)

による駆動動作によってカウント値が前記表示器(25)に表示される。前記制御回路(16)より出力されるカウント用信号は、前記RAM(13)への書き込み動作及びRAM(13)からの読出し動作時制御されるアドレス信号に基いて行なわれる。例えば録音動作時にはフレーズ(i)の書き込み動作時及びフレーズ(*)の書き込み動作時アドレス制御回路(14)によって制御されるアドレス信号に基いてカウント値を1つ増加させるようにすると表示器(25)に表示されるカウント値が1秒毎に変化することになる。即ちこのように制御回路(16)より出力されるカウント用信号が1秒毎に変化するように設定すれば表示器(25)に表示されるカウント値は録音時間を表示することになる。また、再生動作時には同様にフレーズ(i)の読出し動作時及びフレーズ(*)の読出し動作時アドレス制御回路(14)によって制御されるアドレス信号に基いてカウント値を1つ増加させるようにすると表示器(25)に表示されるカウント値が1秒毎に変化することになる。即ちこのように制御回路(16)より出力される

カウント用信号が1秒毎に変化するように設定すれば表示器(25)に表示されるカウント値は再生時間を表示することになる。以上の如く録音動作時と再生動作時におけるカウンタ表示動作は行なわれるが早送り動作時及び巻戻し動作時にも同様にカウンタ表示動作が行なわれる。即ち早送り動作時には前述したように第2図(c)に示す動作が行なわれるが、フレーズ(i)の冒頭部の読出し動作時及びフレーズ(*)の冒頭部の読出し動作時アドレス制御回路(14)によって制御されるアドレス信号に基いてカウント値を1つ増加させるようにすると表示器(25)に表示されるカウント値が1/4秒毎に変化することになる。即ち早送り動作は前述したように録音及び再生動作時に比較して4倍のスピードにて再生されるが、表示器(25)に表示されるカウント値も4倍のスピードで増加するので早送り動作状態におけるカウンタ表示動作を行なうことが出来る。また巻戻し動作時におけるカウンタ表示動作は、カウント値が減少するもののその動作は早送り動作時と同様に行なわ

れるためその説明は省略する。

以上の如くカウンタとしての表示動作は行なわれるが、次に残量時間の表示動作について説明する。容器(15)を音声録音再生装置の本体に装着した状態にあるとき表示選択用スイッチ(26)を操作して残量時間を表示する状態にすると残量と印刷されている位置に対応して設けられている表示部(40)が動作状態になる。斯かる状態になると制御回路(16)から表示選択回路(23)に出力される信号は、RAM(13)より得られる信号に基いて出力される。即ちRAM(13)に書き込まれているインデックスデータであるメモリの使用位置を示す信号とメモリの容量とから残量時間が制御回路(16)によって計算され、残量時間を表わす信号が表示選択回路(23)に出力される。斯かる残量時間を変わす信号は表示選択回路(23)を通して駆動回路(24)に印加され、該駆動回路(24)による駆動動作によって残量時間が表示器(25)に表示される。そして、この場合表示器(25)を構成する第1表示部(34)によって分が表示されると共に第2表示部

(35)によって秒が表示されるが、このとき前記第1表示部(34)及び第2表示部(35)の右側下方に各々設けられている分表示部(41)及び秒表示部(42)が動作状態になって分と秒の表示動作が第1表示部(34)及び第2表示部(35)によって行なわれていることを使用者に認知せしめる。また、斯かる状態にあるとき録音、再生、早送り及び巻戻し動作が行なわれるとその動作に対応して第2表示部(35)及び第1表示部(34)の値が変化し、その状態におけるRAM(13)の残量時間が表示される。

以上の如く残量時間の表示動作は行なわれるが、次に消費時間の表示動作について説明する。容器(15)を音声録音再生装置の本体に装着した状態にあるとき表示選択用スイッチ(26)を操作して消費時間を表示する状態にすると消費量と印刷されている位置に対応して設けられている表示部(43)が動作状態になる。斯かる状態にあるとき制御回路(16)から表示選択回路(23)に出力される信号は、RAM(13)より得られる信号に基いて出力される。即ちRAM(13)に書込まれているインデッ

クスデータであるメモリーの使用位置を示す信号が制御回路(16)によって読出され、その読出された信号に基いて消費時間を表わす信号が表示選択回路(23)に出力される。斯かる消費時間を表わす信号は、表示選択回路(23)を通して駆動回路(24)に印加され、該駆動回路(24)による駆動動作によって消費時間が表示器(25)に表示される。そして、この場合にも表示器(25)を構成する第1表示部(34)、第2表示部(35)、分表示部(41)及び秒表示部(42)の動作によって消費時間が表示器(25)に表示される。また、斯かる表示状態にあるとき録音、再生、早送り及び巻戻し動作が行なわれるとその動作に対応して第2表示部(35)及び第1表示部(34)の値が変化し、その状態におけるRAM(13)の消費時間が表示される。

以上の如く表示器(25)にRAM(13)の残量時間及び消費時間を表示することが出来るため、斯かる表示器(25)に表示される数字を確認しながら録音動作及び再生動作を行なえば録音のミス等を防止することが出来る。

尚RAM(13)の容量を大きくしたりサンプリング周波数を低く設定すれば録音再生時間を長くすることが出来る。また録音及び再生動作時における分析合成時間を250ミリ秒、早送り及び巻戻し動作時における合成時間を82.5ミリ秒にしたがその時間は限定されるものではない。そして、カウンター表示動作時カウント値が1秒毎に変化するようにしたが0.5秒毎に変化する等種々変更することは可能である。更に表示器(25)に録音動作と再生動作状態にあることを表示する表示部を設けたが早送りや巻戻し動作が行なわれていることを表示する表示部等を設けることも出来る。

(イ) 発明の効果

本発明の録音制御回路は、マイクロフォンより得られる録音信号をディジタル信号に変換し本体に対して着脱可能にされた半導体メモリー回路に記憶すると共に再生動作時該半導体メモリー回路に記憶されている信号を読出した後アナログ信号に変換しスピーカにて放音するように構成され

た音声録音再生装置において、録音動作が行なわれているときメモリーの使用位置である録音終了位置を半導体メモリー回路にインデックスデータとして書込むと共に該半導体メモリー回路の本体への装着後又は電源供給後に他の動作を行なうことなく録音操作が行なわれたとき前記終了位置より録音動作を開始させるようにしたのでメモリーの容量を効率良く使用することが出来ると共に操作性に優れ、本発明は非常に大きな効果を奏するものである。

4. 図面の簡単な説明

第1図に示した回路は、本発明の一実施例、第2図は本発明の動作を説明するための図、第3図は表示器の一実施例である。

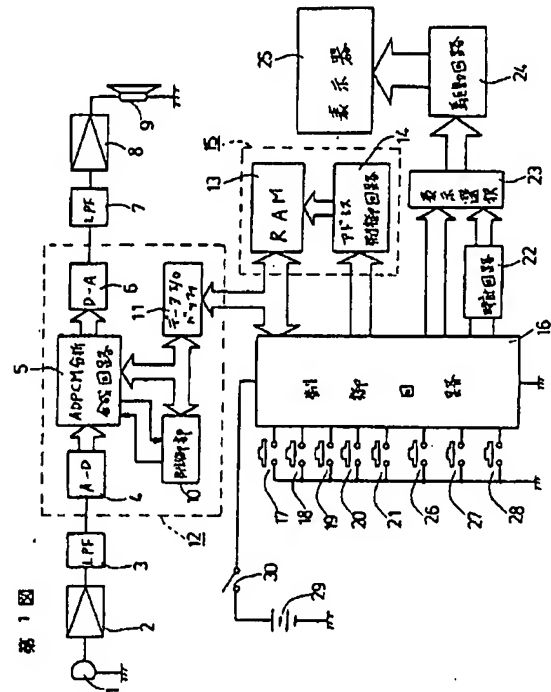
主な図番の説明

(1)…マイクロフォン、(2)…録音用増幅回路、(5)…ADPCM分析合成回路、(8)…再生用増幅回路、(9)…スピーカ、(12)…音声処理回路、(13)…RAM、(14)…アドレス制御回路、(16)…制御回路、(22)…時計回路、(2

3)…表示選択回路、 (24)…駆動回路、 (25)…
表示器、 (29)…電池、 (30)…電源スイッチ。

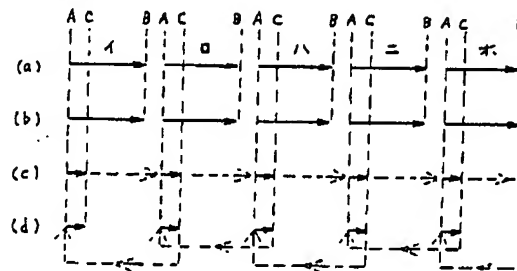
出願人 三洋電機株式会社

代理人 弁理士 西野卓朗 外1名



第1図

第2図



第3図

